

KỸ THUẬT SỐ VÀ MẠCH LOGIC

Ngành đào tạo: Công nghệ Kỹ thuật điện tử, truyền thông

Hệ đào tạo: Đại học

1. Tên học phần: Kỹ thuật số và mạch logic

2. Số tín chỉ: 3

3. Trình độ: Cho sinh viên đại học

4. Phân bổ thời gian:

- Lên lớp: 45 tiết (3 tiết / tuần)
- Tự học: 135 giờ
- Thí nghiệm: 15 tiết (1 tiết thực hành / tuần)

5. Điều kiện tiên quyết:

6. Mục tiêu của học phần:

6.1. Về kiến thức

- Các kiến thức cơ bản của kỹ thuật số.
- Các mạch logic tổ hợp, mạch tuần tự.
- Cung cấp cho sinh viên kiến thức cơ bản về thiết kế và phân tích mạch tổ hợp
- Thiết kế mạch dãy từ đồ hình trạng thái, mạch dãy từ bảng Otomat, mạch dãy từ lưu đồ thuật toán.
- Các bước thiết kế các loại bộ đếm

6.2. Về kỹ năng

- Hình thành trong sinh viên một số kỹ năng cơ bản cho sinh viên: Kỹ năng phân tích và thiết kế mạch số.
- Kỹ năng tư duy tầm nhìn, hoạch định chính sách công nghệ.
- Kỹ năng tự học, kỹ năng làm việc theo nhóm
- Kỹ năng trình bày và giải quyết các vấn đề kỹ thuật số.

6.3. Về thái độ

- Góp phần hình thành trách nhiệm đóng góp cộng đồng.
- Biết nhận xét đánh giá các hiện tượng, sự cố xảy ra trong khi lắp ráp sửa mạch số.
- Hình thành tư duy phản biện, năng lực tự học, tự nghiên cứu khoa học công nghệ.

6.4. Về phát triển năng lực:

- Có khả năng phân tích nguyên lý hoạt động trên các thiết bị số và ứng dụng vận hành các

thiết bị công nghệ số.

- Có khả năng vẽ các sơ đồ thuật toán tương ứng và thay thế khi có sự cố.

7. Mô tả các nội dung học phần:

Học phần gồm 3 chương:

Chương 1: CÁC KIẾN THỨC CƠ BẢN CỦA KỸ THUẬT SỐ

Hệ thống số; biến và hàm logic; các phép toán logic; các định luật, tính chất, hệ quả của đại số logic; các cổng logic cơ bản; các phương pháp biểu diễn hàm logic; các phương pháp tối thiểu hóa hàm logic; vi mạch số.

Chương 2: CÁC MẠCH LOGIC TỔ HỢP

Thiết kế và phân tích mạch tổ hợp; Mạch mã hóa và giải mã; mạch ghép kênh và mạch phân kênh; mạch so sánh; bộ cộng và bộ trừ nhị phân một cột số; một số mạch tổ hợp ứng dụng cơ bản.

Chương 2: MẠCH LOGIC DẪY

Khái quát mạch logic dãy; các phân tử nhớ cơ bản Flip – Flop; bộ đếm đồng bộ và không đồng bộ; mạch dãy đồng bộ và không đồng bộ; bộ ghi dịch; một số thiết kế ứng dụng mạch dãy.

8. Nhiệm vụ của sinh viên

- Dự lớp: Sinh viên phải tham gia tối thiểu 80% số tiết học trên lớp .
- Có đầy đủ điểm thường xuyên, điểm đánh giá nhận thức và thái độ tham gia thảo luận, làm bài tập ở nhà theo yêu cầu của giảng viên.
- Có bài kiểm tra định kỳ
- Tham gia dự kỳ thi kết thúc học phần
- Nghiên cứu tài liệu trước khi lên lớp.
- Dụng cụ học tập: Giáo trình môn học và các tài liệu học tập khác do giảng viên yêu cầu.

9. Tài liệu học tập

- Giáo trình chính:

[1] Kỹ thuật số và mạch logic, Nguyễn Hoài Giang, Dương Thanh Phương, Nguyễn Văn Sơn, NXBGD 2014

- Tài liệu tham khảo:

[2] Kỹ thuật số, Nguyễn Thúy Vân, NXB Khoa học kỹ thuật, 1999

10. Tiêu chuẩn đánh giá sinh viên

10.1. Tiêu chí đánh giá:

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm thường xuyên, đánh giá nhận thức, thái độ thảo luận, chuyên cần, làm bài	- Số tiết dự học/Tổng số tiết, 5% - Số bài tập đã làm/tổng số bài	10%	

	tập ở nhà.	tập được giao, 5%		
2	Điểm kiểm tra định kỳ	- Bài kiểm tra trên lớp - Bài tập lớn	20%	
3	Thi kết thúc học phần	- Thi viết (90 phút)	70%	

10.2.Cách tính điểm:

- Sinh viên không tham gia đủ 80% số tiết học trên lớp không được thi lần đầu.
- Điểm thành phần để điểm lẻ đến một chữ số thập phân.
- Điểm kết thúc học phần làm tròn đến phần nguyên.

11. Thang điểm: 10

12. Nội dung chi tiết học phần:

Tuần	Nội dung	Lý thuyết (tiết)	Tài liệu đọc trước	Nhiệm vụ của sinh viên
1	Chương 1: Các kiến thức cơ bản của kỹ thuật số - Các hệ thống số và mã - Các phép tính số học trong hệ nhị phân - Biến và hàm logic	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 5 - 22
2	- Các phép toán logic: NOT, AND, OR - Các định luật cơ bản của đại số logic: Các tính chất, hệ quả, định lý De Morgan - Các cổng logic cơ bản: AND, OR, NOT, NAND, NOR, XOR, XNOR	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 23 - 36
3	- Các phương pháp biểu diễn hàm logic: biểu diễn hàm logic bằng bảng trạng thái, biểu diễn hàm logic bằng phương trình, biểu diễn hàm logic bằng bìa Karnaugh biểu diễn hàm logic bằng sơ đồ mạch, biểu diễn hàm logic bằng giản đồ thời gian	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 37 - 51
4	- Tối thiểu hóa hàm logic: Phương pháp đại số Phương pháp dùng bảng Karnaugh Phương pháp Quine-Mc. Cluskey	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 52 - 71

5	- Vi mạch số Họ TTL Họ MOS	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 71 - 94
6	Chương 2: Các mạch logic tổ hợp - Thiết kế và phân tích mạch tổ hợp - Mạch mã hóa - Mạch giải mã	3	Đọc chương 2 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 100 - 125
7	- Mạch ghép kênh (MUX $2^N \rightarrow 1$) - Mạch phân kênh (DEMUX $1 \rightarrow 2^N$)	3	Đọc chương 2 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 126 - 142
8	- Mạch so sánh hai số nhị phân 1 bit - Mạch so sánh hai số nhị phân nhiều bit - Mạch tạo và kiểm tra chẵn lẻ	3	Đọc chương 2 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 143 - 147
9	- Bộ cộng nhị phân Mạch cộng bán phần (HA) Mạch cộng toàn phần (FA) - Bộ trừ nhị phân Mạch trừ bán phần (HS) Mạch trừ toàn phần (FS)	3	Đọc chương 2 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 148 - 153
10	- Một số thiết kế ứng dụng mạch tổ hợp - Kiểm tra giữa kỳ	3	Đọc chương 2 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 154 - 165
11	Chương 3: Mạch logic dãy - Khái quát mạch dãy Mô hình Mealy Mô hình Moore - Các Trơ số Flip – Flop D-FF; T-FF; RS-FF; JK-FF	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 166 - 191
12	- Khái quát bộ đếm - Thiết kế bộ đếm đồng bộ - Phân tích bộ đếm đồng bộ	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 192 - 204

13	<ul style="list-style-type: none"> - Bộ đếm không đồng bộ - Bộ ghi dịch Bộ ghi song song Bộ ghi nối tiếp 	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 205 - 215
14	<ul style="list-style-type: none"> - Thiết kế mạch dây đồng bộ - Phân tích mạch dây đồng bộ - Mạch dây không đồng bộ 	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 216 - 226
15	<ul style="list-style-type: none"> - Một số thiết kế ứng dụng mạch dây - Ôn tập 	3	Đọc chương 1 tài liệu [1]	Đọc trước nội dung trong giáo trình [1] trang 227 - 256