

*Hà Nội, ngày ... tháng ... năm*

## ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

### KIẾN TRÚC MÁY TÍNH

**Ngành đào tạo: Công nghệ Kỹ thuật điện tử, truyền thông Hệ**

**đào tạo: Đại học**

**1. Tên học phần:** Kiến trúc máy tính

**2. Số tín chỉ:** 2

**3. Trình độ:** Cho sinh viên đại học

**4. Phân bổ thời gian:**

- **Lên lớp:** 30 tiết

- **Tự học:** 90 giờ

**5. Điều kiện tiên quyết:** Kỹ thuật Vi xử lý

**6. Mục tiêu của học phần:**

**6.1. Về kiến thức**

Môn học này sẽ trang bị cho sinh viên các kiến thức cơ bản về cấu trúc vi xử lý; giao diện giữa phần cứng vi xử lý và phần mềm; các thành phần cơ bản trong máy tính; trang bị cho sinh viên phương pháp phân tích hiệu năng một hệ thống máy tính; giúp sinh viên tính toán định lượng được các thành phần ảnh hưởng tới hiệu năng một hệ thống máy tính từ đó thiết kế được một hệ thống máy tính và phần mềm cho nó để có hiệu năng tốt nhất.

**6.2. Về kỹ năng**

Phân tích ảnh hưởng của kiến trúc tập lệnh đến hiệu năng của một hệ thống máy tính, tính toán hiệu năng của thiết kế vi xử lý pipeline khi có xuất hiện xung đột dữ liệu, xung đột cấu trúc và điều khiển và khi áp dụng các kỹ thuật giải quyết xung đột, tính toán hiệu năng của hệ thống máy tính có sử dụng kiến trúc bộ nhớ, bộ đệm.

**6.3. Về thái độ**

Nghiêm chỉnh chấp hành giờ học trên lớp, giờ tự học, hoàn thành đầy đủ các bài tập và có khả năng tự nghiên cứu.

**6.4. Về Phát triển năng lực:**

- Năng lực 1: Thuyết trình
- Năng lực 2: Tư duy phản biện
- Năng lực 3: Làm việc nhóm

**7. Mô tả các nội dung học phần**

Giới thiệu chung về kiến trúc máy tính: lịch sử phát triển, các khối cơ bản. Bộ nhớ: các loại bộ nhớ (ROM, PROM, EPROM, Flash, EEPROM, FeRAM, SRAM, SBSRAM, DRAM, FPD RAM, EDO DRAM, SDRAM, DDR-SDRAM, RDRAM), tổ chức bộ nhớ (cache, virtual memory). Vi xử lý: pipelining, superscalar, VLIW, vector computer, multithread. Các thiết bị ngoại vi: ghép nối thiết bị ngoại vi (RS232, UART, USB, IEEE 1394), buses (ISA, PCI ...), Hard disk (RAID, SCSI), CD, CD-WR, DVD, màn hình, máy in...

## 8. Nhiệm vụ của sinh viên

- Tham dự lớp: tham dự ít nhất 80% số buổi học, được giảng viên đánh giá nhận thức và thái độ tham gia thảo luận, hoàn thành bài tập theo yêu cầu của giảng viên.
- Có bài thi giữa kỳ.
- Tham gia dự thi kết thúc học phần.
- Nghiên cứu tài liệu trước khi lên lớp.

## 9. Tài liệu học tập

### Giáo trình chính:

[1] William Stallings, “Computer Organization and Architecture: Designing for Performance”, 6th Edition, Prentice Hall.

[2] David A. Patterson and John L. Hennessy, “Computer Organization Design: The Hardware/Software Interface”, Third Edition, Morgan Kaufmann Publishers, 2005.

### Tài liệu tham khảo:

[3] John L. Hennessy and David A. Patterson, “Computer Architecture: A Quantitative Approach”, Fourth Edition, Morgan Kaufmann Publishers, 2005.

## 10. Tiêu chuẩn đánh giá sinh viên

### 10.1. Tiêu chí đánh giá:

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm thường xuyên, đánh giá nhận thức, thái độ thảo luận, chuyên cần, làm bài tập ở nhà.	- Số tiết dự học/Tổng số tiết, 5% - Bài tập môn học và trình bày theo nhóm, 10%	15%	Điểm quá trình
2	Điểm thi giữa kỳ	Thi giữa kỳ	15%	
4	Thi kết thúc học phần	- Thi viết (90 phút)	70%	Thi cuối kỳ

### 10.2. Cách tính điểm:

- Sinh viên không tham gia đủ 80% số tiết học trên lớp không được thi lần đầu.
- Điểm thành phần để điểm lẻ đến một chữ số thập phân.
- Điểm kết thúc học phần làm tròn đến phần nguyên.

## 11. Thang điểm: 10

## 12. Nội dung chi tiết học phần

Tuần	Nội dung	Lý thuyết/ Bài tập	Tài liệu đọc trước	Nhiệm vụ của sinh viên
1-2	<p><b>Chương 1. Giới thiệu chung về kiến trúc máy tính (2t)</b></p> <p>1.1. Lịch sử phát triển của máy tính</p> <p>1.2. Các thành phần cơ bản của một hệ thống máy tính</p> <p>1.3. Mô hình máy tính Von-Newmann</p> <p>1.4. Mô hình Havard</p> <p>1.5. Hiệu năng hệ thống máy tính</p> <p>1.6. Bài tập</p>	4	[1] [2]	<p>1. Bài tập về hoạt động của máy tính Von-Newmann</p> <p>2. Bài tập về tính toán hiệu năng</p>
3-8	<p><b>Chương 2. Bộ xử lý trung tâm</b></p> <p>2.1. Hệ đếm và biểu diễn số trong máy tính</p> <p>2.1.1. Hệ đếm</p> <p>2.1.2. Chuyển đổi giữa các hệ đếm</p> <p>2.1.3. Các phép toán số học và logic trong hệ nhị phân</p> <p>2.2. Mã hoá trong máy tính</p> <p>2.3. Biểu diễn số trong máy tính</p> <p>2.3.1. Thanh ghi</p> <p>2.3.2. Biểu diễn số nguyên</p> <p>2.3.3. Biểu diễn số dấu phẩy tĩnh</p> <p>2.3.4. Biểu diễn số dấu phẩy động</p> <p>2.3.5. Hiện tượng tràn số và cách khắc phục</p> <p>2.4. Khối số học và logic ALU</p> <p>2.4.1. Các phép toán cơ bản với số nguyên</p> <p>2.4.2. Các phép toán cơ bản với số dấu phẩy động</p> <p>2.4.3. Một số phần tử cơ bản sử dụng trong khối ALU</p> <p>2.5. Kỹ thuật pipelining</p> <p>2.5.1. Cấu trúc tuần tự</p> <p>2.5.2. Phân loại pipeline</p> <p>2.5.3. Cải tiến thông lượng pipeline lệnh</p> <p>2.5.4. Siêu hướng và siêu pipeline</p> <p>2.5.5. Pipeline số học</p> <p>2.5.6. Định biểu pipeline (scheduling)</p> <p>2.5.7. Pipeline số học</p> <p>2.6. Kiến trúc tập lệnh</p> <p>2.6.1. Đặc trưng và chức năng</p> <p>2.6.2. Các chế độ địa chỉ</p> <p>2.7. Khối điều khiển trung tâm</p> <p>2.8. Mô hình CISC và RISC</p> <p>2.9. Bài tập</p>	12	[1] [2]	<p>1. Bài tập về biểu diễn số trong máy tính</p> <p>2. Bài tập về các phép toán trong khối ALU</p> <p>3. Bài tập về pipelining</p> <p>4. Bài tập mô phỏng về thiết kế khối điều khiển trung tâm</p>

9-12	<p><b>Chương 3. Tổ chức bộ nhớ máy tính</b></p> <p>3.1. Tổng quan về bộ nhớ máy tính</p> <p>3.1.1. Phân loại</p> <p>3.1.2. Các thông số cơ bản</p> <p>3.1.3. Mô hình phân cấp bộ nhớ</p> <p>3.2. Các loại bộ nhớ bán dẫn</p> <p>3.2.1. ROM điốt</p> <p>3.2.2. RAM</p> <p>3.3. Bộ nhớ đệm truy cập nhanh (cache)</p> <p>3.3.1. Nguyên tắc hoạt động</p> <p>3.3.2. Tổ chức và thiết kế cache</p> <p>3.3.3. Các thuật toán thay thế</p> <p>3.3.4. Các phương pháp cập nhật cache</p> <p>3.3.5. Các phương pháp ghi</p> <p>3.3.6. Cache nhiều mức</p> <p>3.7. Bộ nhớ ảo</p> <p>3.7.1. Khái niệm</p> <p>3.7.2. Phân trang (paging)</p> <p>3.7.3. Phân đoạn (segmentation)</p> <p>3.8. Bài tập</p>	8	[1] [2]	<p>1. Bài tập về bộ nhớ ROM, RAM, cache</p> <p>2. Bài tập về bộ nhớ ảo</p> <p>3. Bài tập mô phỏng bộ nhớ cache</p>
13-14	<p><b>Chương 4: Vào ra trong máy tính</b></p> <p>4.1. Tổ chức hệ thống vào ra</p> <p>4.1.1. Giới thiệu chung</p> <p>4.1.2. Cấu hình các module vào ra</p> <p>4.1.3. Các phương pháp vào ra cơ bản</p> <p>4.2. Các thiết bị ngoại vi</p> <p>4.2.1. Nguyên lý hoạt động của các thiết bị vào ra cơ bản</p> <p>4.2.2. Các chuẩn giao tiếp giữa máy tính và thiết bị ngoại vi</p> <p>4.3. Liên kết hệ thống bus</p> <p>4.3.1. Cấu trúc hệ thống bus</p> <p>4.3.2. Chuẩn bus ISA/VESA/PCI</p> <p>4.4. Bài tập</p>	4	[1] [2]	<p>1. Bài tập về giao tiếp vào ra.</p> <p>2. Bài tập mô phỏng kết nối và điều khiển thiết bị ngoại vi</p>
15	<p><b>Chương 5. Giới thiệu các kiến trúc tiên tiến</b></p> <p>5.1. Kiến trúc đa xử lý</p> <p>5.2. Kiến trúc tính toán lưới</p> <p>5.3. Kiến trúc</p> <p>5.4. Bài tập</p>	2	[1] [2]	<p>Bài tập về tìm hiểu kiến trúc máy tính thực tế (IBM, AMD ...)</p>

VIỆN TRƯỞNG

TRƯỞNG KHOA

TRƯỞNG TỔ MÔN