

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

LẬP TRÌNH VI MẠCH

Ngành đào tạo: Công nghệ Kỹ thuật điện tử, truyền thông

Hệ đào tạo: Đại học

1. Tên học phần : Lập trình vi mạch

2. Số tín chỉ : 2

3. Trình độ : Cho sinh viên đại học

4. Phân bố thời gian: 30 tiết

– Lý thuyết : 20 giờ

– Bài tập, kiểm tra : 10 giờ

5. Điều kiện tiên quyết: học phần Kỹ thuật vi xử lý

6. Mục tiêu của học phần

6.1. Về kiến thức:

Môn học này trang bị cho sinh viên các kiến thức cơ bản về các kỹ thuật lập trình vi mạch. Sau khi học xong môn học này sinh viên sẽ nắm được khái niệm, đặc điểm, các yêu cầu khi lập trình cho các vi mạch lập trình được, đặc biệt là các thiết bị ASIC sử dụng ngôn ngữ mô tả phần cứng HDL.

6.2. Về kỹ năng:

- Hình thành một số kỹ năng cũng như hiểu biết về vi mạch, các vi mạch lập trình được, các kỹ thuật lập trình cơ bản cho các vi mạch nói trên, các khía cạnh của ngôn ngữ mô tả phần cứng HDL, về các mặt lý thuyết cũng như thực tế lập trình.
- Kỹ năng tư duy, kỹ năng tự học, tự nghiên cứu môn chuyên ngành một cách khoa học.

6.3. Về thái độ:

- Góp phần hình thành thế giới quan khoa học.
- Biết nhận xét, đánh giá và sự liên hệ với các môn học chuyên ngành khác.
- Hình thành tư duy, năng lực tự học, tự nghiên cứu khoa học.

7. Mô tả nội dung học phần

Môn học này trang bị cho sinh viên các kiến thức cơ bản về các kỹ thuật lập trình vi mạch. Sau khi học xong môn học này sinh viên sẽ nắm được khái niệm, đặc điểm, các yêu cầu khi lập trình cho các vi mạch lập trình được, đặc biệt là các thiết bị ASIC sử dụng ngôn ngữ mô tả phần cứng HDL.

8. Nhiệm vụ của sinh viên

- Dự lớp: sinh viên phải tham gia tối thiểu 80% số tiết học trên lớp.
- Có đầy đủ điểm thường xuyên, điểm đánh giá nhận thức và làm các bài tập ở nhà theo yêu cầu của giảng viên.
- Hoàn thành bài tập lớn môn học.
- Tham dự thi kết thúc học phần.
- Nghiên cứu tài liệu trước khi lên lớp.

9. Tài liệu học tập:

– Giáo trình chính

[1] FPGA Prototyping By Verilog Examples, Pong P. Chu, Wiley Interscience, John Wiley & Sons, Inc., Publication, 2008

[2] Giáo trình ngôn ngữ mô tả phần cứng Verilog, TS. Vũ Đức Lung và cộng sự, Trường Đại học Quốc Gia - Đại học Công nghệ thông tin.

10. Tiêu chuẩn đánh giá sinh viên

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm thường xuyên, đánh giá nhận thức, thái độ thảo luận ở lớp, chuyên cần, hoàn thành bài tập lớn.	– Số tiết dự học/Tổng số tiết, 10% – Số bài tập đã làm/tổng số bài tập được giao, bài tập lớn 20%	30%	
2	Thi kết thúc học phần	– Thi trắc nghiệm hoặc tự luận	70%	

Cách tính điểm:

- Sinh viên không tham gia đủ 80% số tiết học trên lớp không được thi lần đầu.
- Điểm thành phần để điểm lẻ đến một chữ số thập phân.
- Điểm kết thúc học phần làm tròn đến phần nguyên.

11. Thang điểm: 10

12. Nội dung chi tiết học phần

Tuần	Nội dung	LT (tiết)	TH (tiết)	Tài liệu đọc trước	Nhiệm vụ sinh viên
1	Chương 1 – Giới thiệu chung về vi mạch 1. Định nghĩa 2. Ứng dụng 3. Phân loại 4. Lịch sử phát triển	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
2	Chương II – Vi mạch lập trình được 1. PLA, PLD, CPLD, FPGA 1.1. PLA, PLD 1.2. CPLD, FPGA	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
3	2. Vi điều khiển 2.1. Khái niệm 2.2. Phân loại 3. DSP 3.1. Cấu trúc 3.2. Lưu đồ chương trình 3.3. Tập lệnh	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
4	Chương III – Ngôn ngữ mô tả phần cứng Verilog HDL 1. Giới thiệu chung về ngôn ngữ	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
5	2. Các khái niệm cơ bản của ngôn ngữ 2.1. Hệ thống logic và các kiểu dữ liệu	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
6	2.2. Toán tử 2.3. Các câu lệnh thủ tục	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau

7	3. Các câu lệnh của Verilog 3.1. Các câu lệnh liên tục và các câu lệnh thủ tục 3.2. Các câu lệnh thủ tục và chu kỳ mô phỏng	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
8	3.3. Phép gán theo khối và gán không theo khối 4. Biên dịch và tổng hợp 4.1. Cách viết mã Verilog	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
9	4.2. Tiến trình tổng hợp 4.3. Thiết kế Verilog mẫu	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
10	4.4. Định nghĩa về mã RTL 4.5. Tổng hợp các toán tử toán học	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
11	4.6. Cách viết mã tổng hợp 4.7. Cách viết mã tổng hợp nâng cao	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
12	5. Tác vụ và hàm 5.1. Tác vụ và hàm 5.2. Kiểm soát hệ thống	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
13	6. Testbench 6.1. Sử dụng Testbench Verilog 6.2. Ứng dụng của Testbench Verilog	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau

14	7. Các phương pháp mô tả 7.1. Mô tả cấu trúc 7.2. Mô tả độ trễ	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau
15	7.3. Mô tả bộ nhớ 8. Phần tử tự định nghĩa	2		Giáo trình chính + Các tài liệu tham khảo	+ Nắm chắc kiến thức của các môn học tiên quyết + Chủ động trong việc thu nhận kiến thức mới + Chú ý nghe giảng, làm các bài tập minh họa, tự học ở nhà + Liên hệ kiến thức các phần với nhau